

Compito di Architettura dei Calcolatori

Compito di Macchine per l'elaborazione dell'Informazione

24/04/2013

Progettare e sviluppare in VHDL una macchina che accetta in ingresso un **clock** di periodo 10 us, due segnali **X** composto da 2 bit, e **Y** composto da 8 bit, un segnale di **RESET** e un segnale di selezione **SEL** di 2 bit. Un'uscita **COUNT** è costituita da 8 bit

X è la codifica di 4 possibili simboli.

Y è un intero codificato su 8 bit

Ogni 10 us la macchina campiona i valori di **X** e **Y**.

Riconosce il simbolo **X** e ne aggiorna il corrispondente numero di occorrenze, ognuna contata **Y** volte.

Sul fronte di salita di **RESET** vengono azzerate tutte le occorrenze.

L'uscita riporta il numero di occorrenze indicato da **SEL**.

