

# Compito di Architettura dei Calcolatori

## Compito di Macchine per l'elaborazione dell'Informazione

16/07/2014

Nome \_\_\_\_\_

Cognome \_\_\_\_\_

Progettare e sviluppare in VHDL una macchina che accetta in ingresso:

- un **clock** di periodo 5 us, un segnale di **reset**,
- due segnali **X** e **Y** da **1** bit,
- un segnale **S** da **8** bit.

La macchina presenta in uscita:

- un segnale **Z** da **8** bit,
- un segnale **C** da **2** bit.

La macchina riconosce le sequenze ricevute su **X** e **Y comparandole con S**.

- La prima comparazione avviene dopo 8 colpi di clock, quindi continua considerando anche le sequenze sovrapposte

- Ogni qual volta la comparazione avviene con esito positivo, vengono incrementati 2 contatori da 8 bit interni che contano il numero di sequenze riconosciute rispettivamente su **X** e **Y**,

La macchina presenta in uscita il risultato della somma aggiornata più di recente su **Z**,

- **C** = **01** se l'ultimo contatore aggiornato è relativo a **X** o **01** se **Y**, **11** se entrambi, e rimane costante fino a quando non cambia uno dei 2 contatori.

- al **reset** vengono azzerati i 2 contatori..

