

Compito di Architettura dei Calcolatori

Progettare e sviluppare in VHDL una macchina che accetta in ingresso:

- un segnale **x di 4 bit**,
- un segnale **cmd** di un byte,
- un segnale di **reset**
- e due un segnali **rw, strobe** di un bit.

La macchina fornisce in uscita un segnale **s** di un byte

La macchina può contare solo due degli gli eventi rilevati sul fronte di salita di uno dei 4 bit **x**.

Possiede all'interno 2 contatori modulo 64, un sommatore modulo 200, un registro di stato.

La macchina riceve comandi sul fronte di salita dello **strobe**.

I comandi vengono interpretati come segue:

- Se **w** è alto:
 - i bit 7-6 di cmd indicano l'evento
 - i bit 5 indica il contatore 0 oppure il contatore 1
 - il bit 4 se alto indica di assegnare il contatore selezionato all'evento codificato su 7-6
 - il bit 3 se alto azzerà il contatore selezionato
 - il bit 2 se alto disabilita il conteggio del contatore selezionato
 - il bit 1 se alto abilita il conteggio del contatore selezionato
- se **r** è alto:
 - il bit 5 di cmd indica il contatore 0 oppure il contatore 1
 - il bit 4 se alto indica di porre in uscita il contatore selezionato sui bit 7-2 di **y** e l'evento contato sui bit 1-0 di **y**
 - il bit 3 se alto indica di porre in uscita la somma dei contatori
 - il bit 2 se alto indica di porre in uscita il registro di stato

Il registro di stato memorizza:

- l'associazione dei contatori agli eventi
- eventuale overflow dei contatori
- lo stato di abilitazione/disabilitazione dei contatori